

**Απαντήσεις πανελληνίων θεμάτων στα:
Ψηφιακά Συστήματα
Γ Τάξης Ημερησίων και Δ Τάξης Εσπερινών
21/06/18**

ΘΕΜΑ Α

A1.

α. Λ

β. Σ

γ. Σ

δ. Λ

ε. Σ

A2.

1 – γ

2 – ε

3 – β

4 – στ

5 - δ

ΧΙΩΤΗΣ
ΦΡΟΝΤΙΣΤΗΡΙΑ

ΘΕΜΑ Β

B1. (σελ. 75 από μ/Ε)

- απαριθμητής προγράμματος (program counter, PC)
- καταχωρητής εντολών (instruction register, IR)
- δείκτης στοίβας (stack pointer, SP)
- καταχωρητής κατάστασης (status register, SR)

B2. (σελ. 188)

Σε έναν προς τα πάνω απαριθμητή, αν για τις συνδέσεις των flip-flops χρησιμοποιήσουμε τις συμπληρωματικές εξόδους τους, δημιουργούμε έναν προς τα κάτω απαριθμητή.

Λόγω του ότι η ακολουθία μέτρησης του προς τα κάτω απαριθμητή είναι η συμπληρωματική της ακολουθίας μέτρησης του προς τα πάνω απαριθμητή μπορούμε να χρησιμοποιήσουμε τις συμπληρωματικές εξόδους ενός προς τα πάνω απαριθμητή για να κατασκευάσουμε έναν προς τα κάτω απαριθμητή.

B3. (σελ. 76 από μ/Ε)

Εφόσον $Z=1$ τότε το αποτέλεσμα της πράξης δεν είναι μηδέν και εφόσον $C=1$ η πράξη είχε ως αποτέλεσμα να προκύψει κρατούμενο (από πρόσθεση) ή δανεικό (από αφαίρεση)

ΘΕΜΑ Γ

Γ1

α)

	Q3	Q2	Q1	Q0
Αρχική Κατάσταση	0	1	1	0
1 ^{ος} παλμός ρολογιού	0	0	1	1
2 ^{ος} παλμός ρολογιού	1	0	0	1

β) Αφού ο καταχωρητής είναι τεσσάρων (4) bits, θα χρειαστεί τέσσερις (4) παλμούς ρολογιού ώστε να αποκτήσει για πρώτη φορά την αρχική του κατάσταση.

$$t = 4 \cdot T = \frac{4}{f} = \frac{4}{1 \cdot 10^3} s = 4 \cdot 10^{-3} s$$

Γ2.

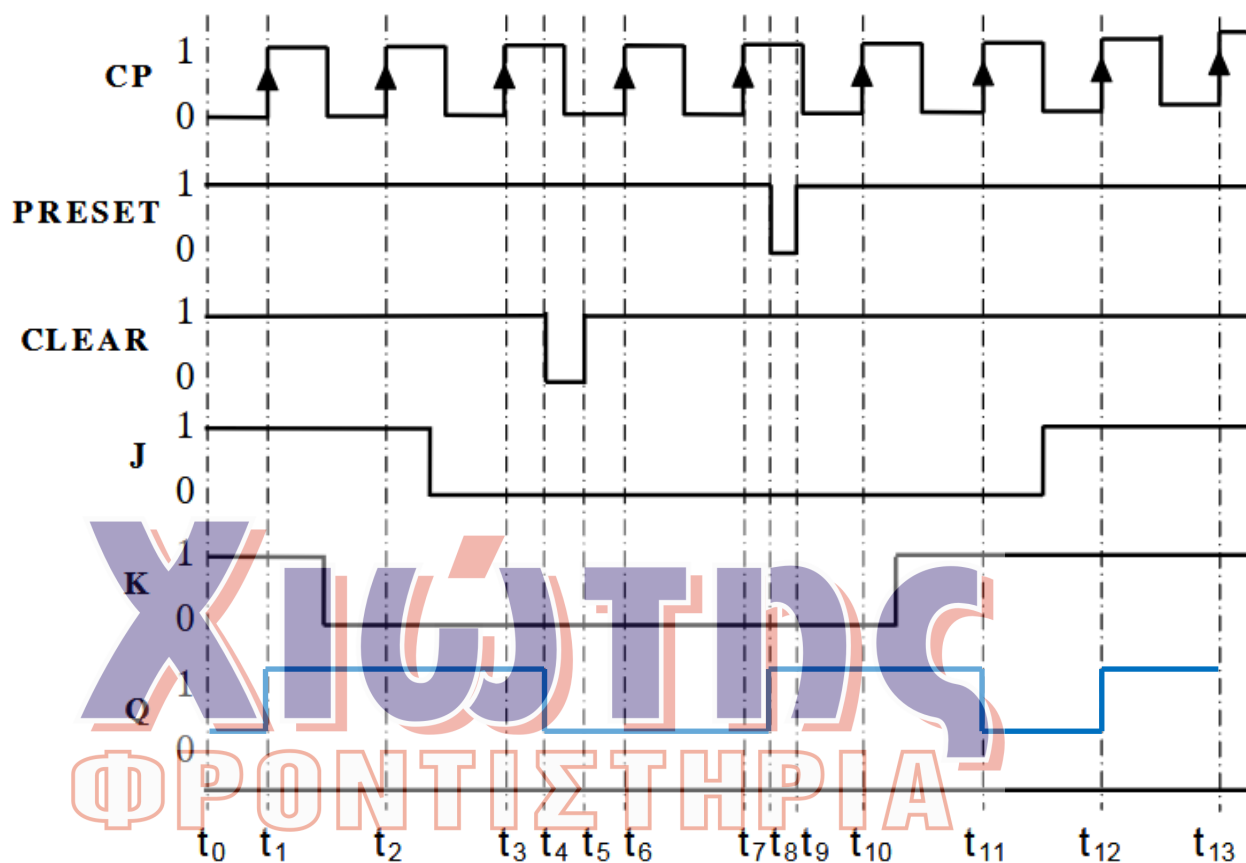
α) Η διακριτική ικανότητα ενός μετατροπέα είναι ο αριθμός των bit της λέξης εισόδου που χρησιμοποιεί ο μετατροπέας.

Άρα $N = 5bits$

$$\beta) V_{mes} = \frac{\Delta V}{2^N - 1} = \frac{3,1V}{2^5 - 1} = \frac{3,1V}{32 - 1} = \frac{3,1V}{31} = 0,1V$$

ΘΕΜΑ Δ

Δ1.



Δ2.

Χρονική Στιγμή	Q	Λειτουργία
t_0	0	-
t_1	1	Toggle
t_2	1	Θέση
t_3	1	Αμετάβλητη
t_4	0	Ασύγχρονος Μηδενισμός
t_5	0	Λειτουργία χρονισμού
t_6	0	Αμετάβλητη